

INF-62/24

C. Dardini, A. Odian e R. Rizzi: ALCUNI CIRCUITI ELETTRONICI  
PER LA SPERIMENTAZIONE AD ALTA ENERGIA.

Nota interna: n° 127  
14 Aprile 1962.

LNF-62/24

Nota interna: n° 127

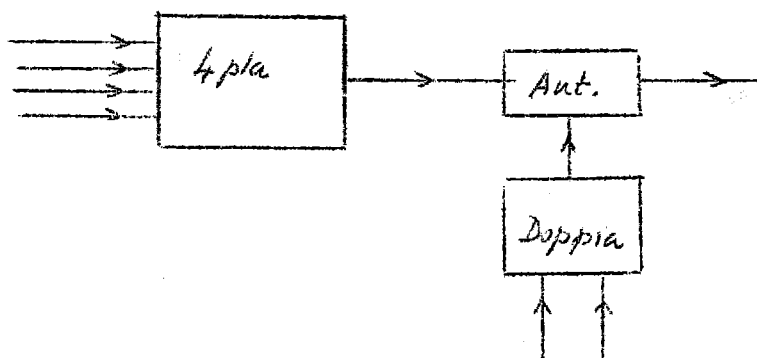
14 Aprile 1962

RELAZIONE DELL'ATTIVITA' DEL LABORATORIO RAFFELE, REPARTO  
ELETTRONICO DAL 1 NOVEMBRE 1961 AL 15 MARZO 1962(x).

In seguito alla riunione tenuta nel novembre del 1961 fra alcuni rappresentanti dei gruppi sperimentali ed i responsabili del gruppo di elettronica fu compilato un elenco di lavori che il laboratorio di elettronica avrebbe dovuto svolgere e sviluppare in appoggio all'attività dei gruppi di ricerca. L'elenco comprendeva:

1) Una coincidenza lenta non discriminata del tipo:

tensione minima ingresso -  $0.5 \pm 1$  V; potere risolutivo



---

(x) Il presente rapporto è stato preparato a cura dei Sigg.  
P.i.: C. Dardini e R. Rizzi.

20 + 30 ns; possibile la 3pla e ladoppia;

l'uscita doveva far partire la scala HP tipo 520A, Itale  
lettronica tipo S11BS12 e generatore di gate, cioè > + 6 V;  
uscita con connettore tipo BNC.

2) Generatore di gate:

ampiezza d'uscita - 12 V, durata da 15 ns a 100 ns;  
diverse uscite di caratteristiche tali da far funzionare  
il gate lineare.

3) Gate lineare:

ingresso da 0.5 a 10 V, durata 10 + 20 ns;  
uscite: una veloce; una lenta con allungatore per poter  
essere usata con analizzatore 200 canali Labon;

4) Gate non lineare:

dovrebbe funzionare con impulsi di caratteristiche simili  
a quello del gate lineare.

5) Coincidenza veloce discriminata

6) Coincidenza veloce non discriminata: (tripla o quadrupla):  
tempo risolutivo 5 + 6 ns che possa funzionare anche da  
doppia.

Dalla fine di novembre al 20 febbraio sono stati pro-  
gettati e provati prototipi dei seguenti circuiti:

n° 1 - caratteristigrafo per semiconduttori da montare in  
plug-in e usare con oscillografi Tektronix 535 - 541  
- 543 - 545 (C. Dardini - G. Ranieri);

n° 1 - amplificatore peaker con gate, da usare in sostituzio-  
ne del mod. EL 273 Amp. III° nei circuiti di control-  
lo dell'elettrosincrotrone (C. Dardini);

n° 1 - prototipo coincidenza veloce non discriminata (vedi  
lavori richiesti dagli sperimentatori) Tipo 1 (A.  
Odiari);

n° 1 - c.s.; Tip 2 (C. Dardini);

n° 1 - c.s.; Tip 3 (C. Dardini, A. Odiari);

n° 1 - prototipo gate lineare veloce da 0.5 V fino a 10 V

- (C. Dardini);
- n° 1 - prototipo gate non lineare veloce (C. Dardini);
- n° 1 - prototipo generatore di impulsi per gate lineare e non lineare; durata da 15 a 100 ns; uscita - 12V e 5V (C. Dardini);
- n° 1 - amplificatore distribuito con ingresso a 'probe' da usare come accessorio per oscillografo Tek. 519 (R. Rizzi).

Breve descrizione dei singoli circuiti.

Caratteristigrafo per semiconduttori (Transistor, zener, diodi tunnel).

Il segnale del '+ gate output' in condizioni 'free-running' con commutatore dei tempi di sweep su 1 ms/cm dell'oscillografo tektronix <sup>viene mandato</sup> usato all'ET, che conta dieci e poi azzera. Su un elettrodo dell'ET rispetto a terra si può prelevare una gradinata di tensione di 10 scalini che viene trasformata in gradinata di corrente da 10  $\mu$ A per scalino. Questa gradinata viene inviata sulla base del transistor in prova. La gradinata può essere positiva o negativa a seconda che il transistor in prova sia NPN o PNP. Dall'uscita 'sweep' dell'oscillografo si preleva il segnale a dente di sega che attenuato in modo variabile viene inviato sul collettore del transistor, attraverso una resistenza di carico fissa di 565 ohm. Anche questo segnale può essere invertito di polarità a seconda che il transistor sia NPN o PNP. L'informazione della corrente di collettore viene presa ai capi di una resistenza da 65 ohm  $1\%$  ed inviata tramite un doppio inseguitore catodico all'amplificatore verticale dell'oscillografo. Il segnale in tensione ai capi del transistor in prova viene invece mandato all'ingresso dello 'sweep ext'. Il caratteristigrafo ha una sensibilità verticale fissa di 2 mA/cm sul 'raster' dell'oscil

lografo o una sensibilità orizzontale variabile e confrontabile con il calibratore. Ogni gradino di corrente sulla base vale  $10 \mu\text{A}$  ed è fisso.

Il caratteristigrafo in questione permette di leggere il  $\beta$  dei transistor, conoscere le caratteristiche di diodi tunnel, diodi zener, diodi normali ecc., con precisioni del circa  $10 + 15 \%$ . Sul pannello frontale vi sono: un commutatore per NPN o PNP, un potenziometro per variare la tensione di sweep e un potenziometro per la posizione verticale della traccia. (V. fig. 1).

Questo plugin è suscettibile di modifiche (aggiunta di potenziometri o commutatori che rendano variabili alcuni parametri che ora sono fissi).

#### Amplificatore peaker con gate.

E' stato progettato con l'intenzione di ridurre le probabilità che si abbiano falsi segnali in uscita in corrispondenza di segnali spurii in ingresso.

Lo schema a blocchi comprende tre stadi d'amplificazione, due univibratori, un gate e uno stadio formatore d'uscita.

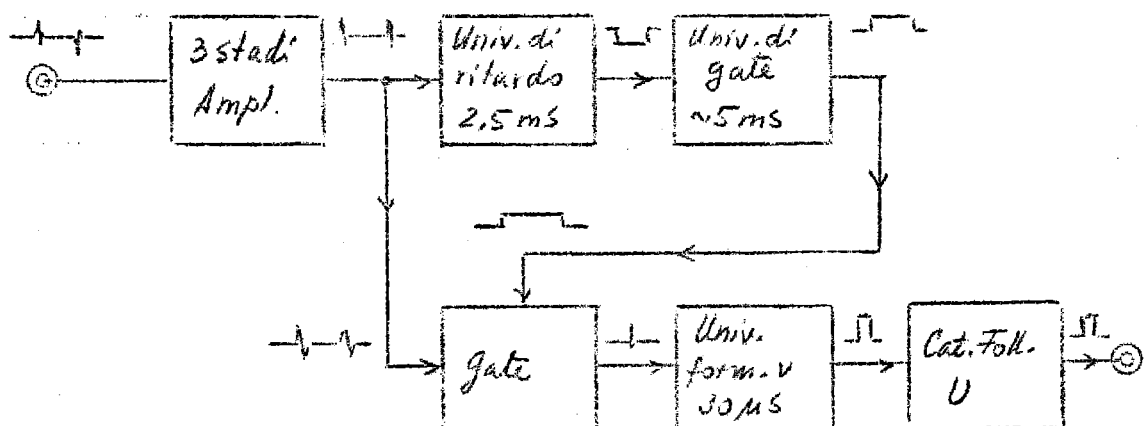
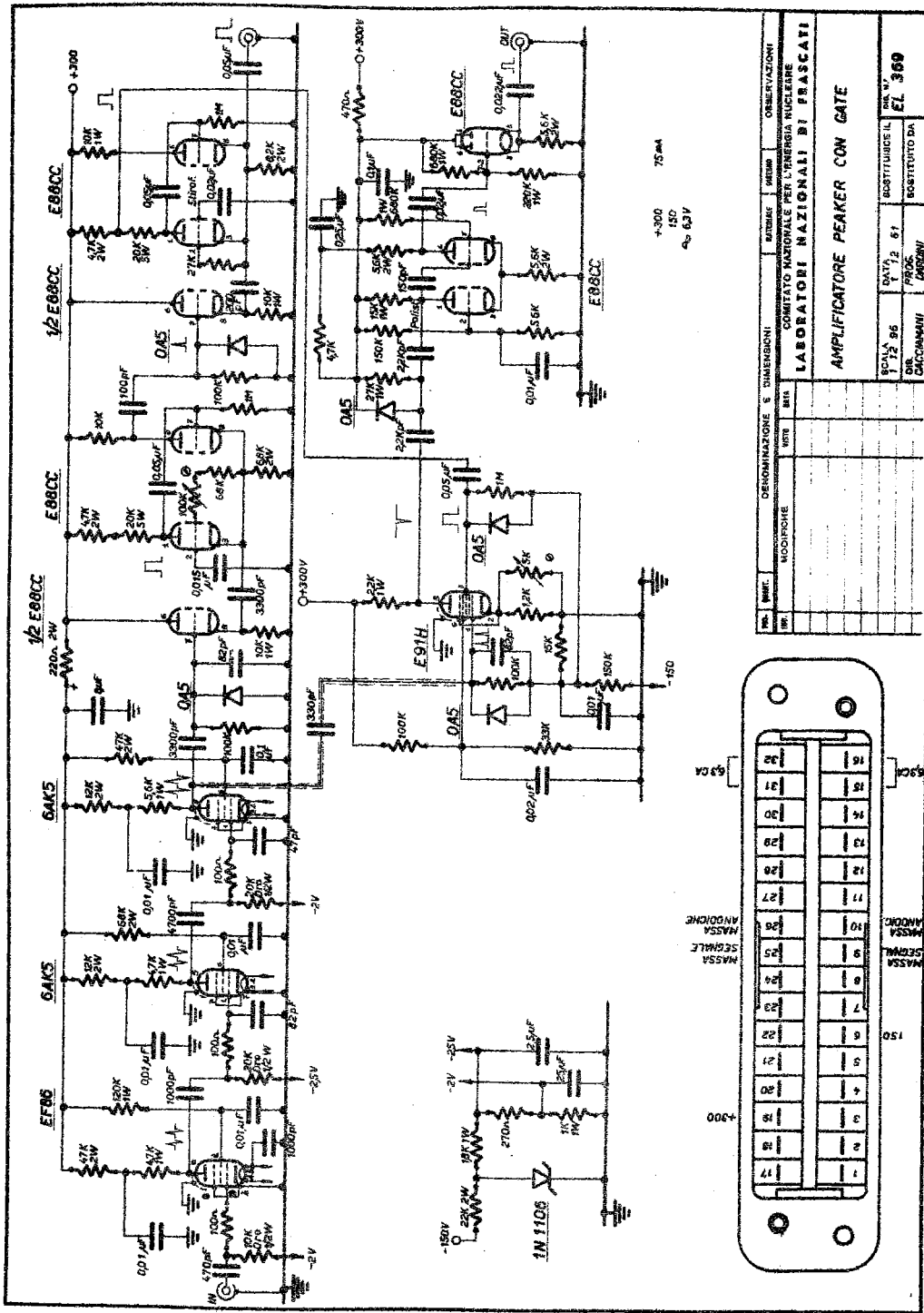


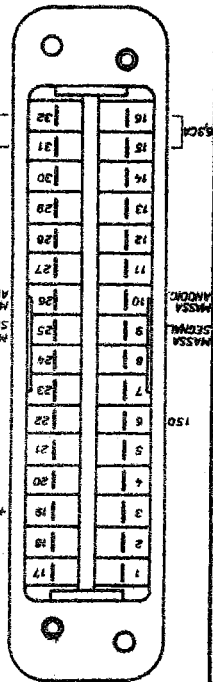
FIG. 2

Il principio di funzionamento è il seguente: i segnali in in





NOME		DETERMINAZIONE E DIMENSIONI		MATERIALE		OBSERVAZIONI	
N°	UNIT.	UNIT.	VAL.	UNIT.	VAL.	UNIT.	VAL.
12	85		0.01		150		
12	85		100		150		
<b>COMITATO NAZIONALE PER L'ENERGIA NUCLEARE LABORATORI NAZIONALI DI FRASCATI</b>							
<b>AMPLIFICATORE PEAKER CON GATE</b>							
							OBTENUTO DA <b>EL 969</b>



F. P. S. - 1954

gresso provenienti dalle sonde magnetiche immerse nel campo magnetico dell'elettrosincrotrone, e indicanti il passaggio per zero del campo stesso, vengono amplificati e derivati contemporaneamente. Il primo dei due segnali indicante il passaggio dello zero del campo in senso decrescente va da una parte all'ingresso del gate e dall'altra parte fa partire un univibratore di ritardo il cui segnale dura circa 2 msec, sulla coda del quale scatta un secondo univibratore il cui impulso dura circa 5 msec. Quest'ultimo impulso va ad aprire il gate permettendo così il passaggio del secondo impulso delle peakon amplificato, indicante il passaggio per lo zero del campo crescente. Dall'uscita del gate l'impulso viene inviato ad un univibratore che forma l'impulso d'uscita. (v. fig. 3)

Il circuito ha superato le seguenti prove di collaudo: shock, disturbi elettrici, provato per 15 gg e 15 notti senza interruzione alla temperatura di 50°. E' stato provato anche ad una temperatura di 85°. Ha funzionato con + 0 - 70 V intorno alla sua normale tensione di alimentazione + 300 V.

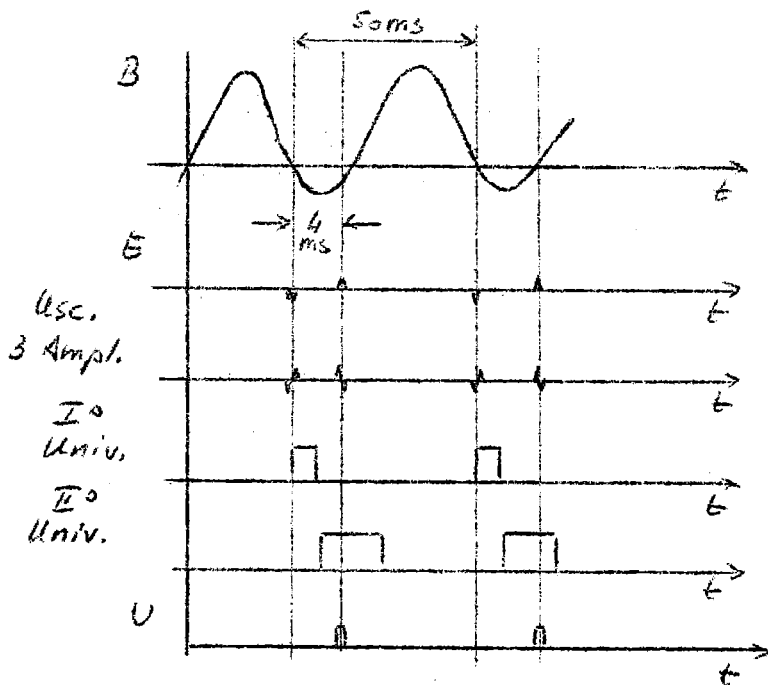


FIG. 4

Coincidenze veloci

Dopo i due circuiti precedenti è cominciato il lavoro



di studio di prova per realizzare un circuito di coincidenza veloce non discriminata, con tempo risolutivo  $6 + 7$  ns (triplo o quadruplo).

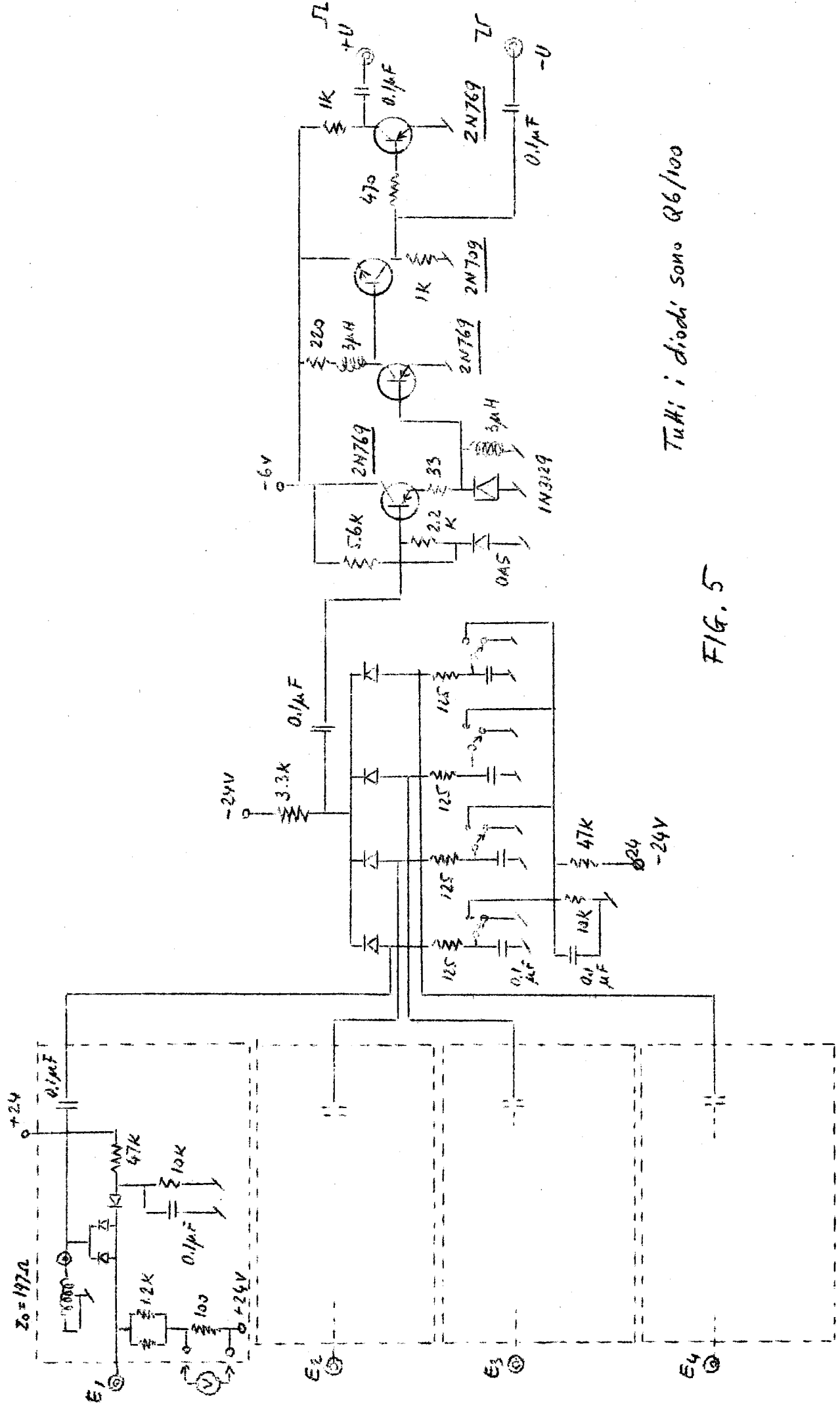
Al termine di questa fase di studio e di progettazione si è pensato di far montare tre prototipi di tre tipi di coincidenza che hanno all'incirca le stesse prestazioni, ma sono realizzati con circuiti diversi. Le differenze consistono nel sistema di limitazione e nel sistema di coincidenza; la parte finale è praticamente uguale in tutti e tre i circuiti.

#### I° tipo

La limitazione dell'ampiezza degli impulsi in entrata è fatta spegnendo due Q6/100; in più vi è un circuito di taglio per impulsi superiori a 4 volt e una formazione con cavo in corto circuito. L'impulso formato, e limitato in ampiezza, viene inviato ad una coincidenza a diodi Q6/100, nella quale il rapporto doppia singola è circa  $5 + 1$ . Il segnale di avvenuta coincidenza ampio  $\sim -1.5$  V, viene inviato a un diodo tunnel da 20 mA polarizzato in senso diretto a  $\sim 10$  mA. Tale diodo scatta, fornendo un impulso ad un 2N769 appena spento, il quale a sua volta fornisce un segnale ai due transistor d'uscita, un 2N709 per l'uscita  $-$  e un 2N769 per l'uscita  $+$ . L'ingresso deve essere  $\geq 3$  V. Il tempo morto della coincidenza è  $\sim 22$  ns. Il potere risolutivo  $\sim 7$  ns. (v. fig. 5).

#### II° tipo

Il circuito di limitazione in impulso funziona come segue: dal primario del trasformatore sui due secondari si inducono due segnali uguali, di polarità opposta che, fino a che il tunnel non scatta su un ramo, si annullano sulla resistenza da 100 ohm. Quando il tunnel scatta si produce uno squilibrio di 0.4 V su un ramo, squilibrio che si mantiene abbastanza costante al variare del segnale in impulso da 3 a  $\sim 35$  V in entrata. Il transistor successivo, che è appena spento, con l'impulso ricevuto satura. Il segnale negativo



TuHi i diodi sono Q6/100

FIG. 5





dei 4 collettori attraverso resistenze da 120 ohm viene mandato a coincidere su una induttanza L che deriva gli impulsi. Su questa L si sommano i quattro segnali di quadrupla, i tre di tripla a quelli di coincidenza doppia. Il rapporto fra i segnali delle coincidenze 4<sup>ple</sup>, 3<sup>ple</sup> e doppie sono rispettivamente 4/1, 3/1, 2/1. La scelta fra coincidenza doppia, tripla o quadrupla viene fatta polarizzando in modo diverso un diodo tunnel che funziona da discriminatore. Lo stadio finale composto da una uscita + e una - è simile a quello dello schema n° 1. L'ingresso deve essere  $\approx 3$  V. Il tempo morto sulla coincidenza è  $\sim 22$  ns. Il potere risolutivo è  $\sim 8$  ns. (v. fig. 6).

III° tipo.

La limitazione in ingresso è fatta con diodo che si spegne o fa scattare un diodo tunnel che accende un transistor 2N769. La parte successiva è simile a quella del secondo circuito. Le coincidenze 2<sup>a</sup>, 3<sup>pla</sup> o 4<sup>pla</sup> vengono discriminate da un diodo tunnel differentemente polarizzato. Il segnale del tunnel è amplificato e saturato negli stadi d'uscita + e - che sono simili a quelli dei precedenti due schemi. L'ingresso è  $\approx 3$  V. Il tempo morto della coincidenza è  $\sim 25$  ns. Il potere risolutivo  $\sim 8$  ns. (v. fig. 7).

Circuito di gate lineare veloce.

Sono stati fatti diversi tentativi e studiate diverse soluzioni, la migliore delle quali e la più semplice è risultata la seguente:

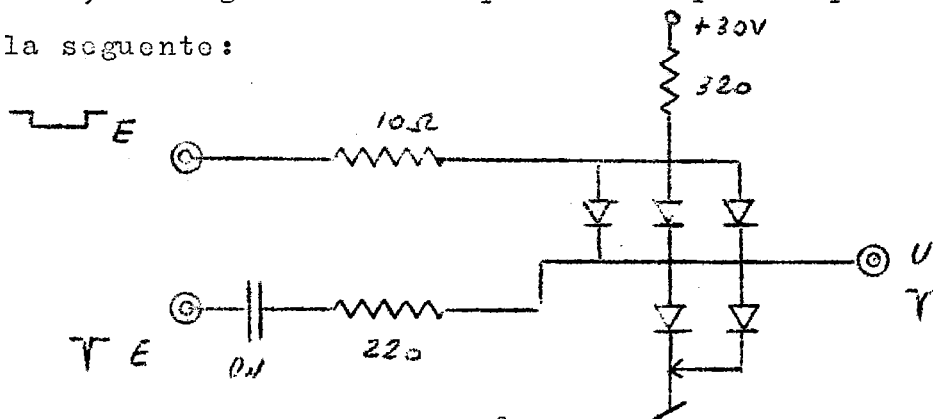


FIG. 8

attraverso i diodi circola una corrente di circa 35 mA. Il segnale in E si attenua attraverso la resistenza di 220 ohm e la bassa resistenza dei diodi tutti accesi. Però se si invia un impulso negativo in E gate i due diodi inferiori si spengono e quindi non circolano più i 35 mA e il segnale in ingresso è libero di passare in avanti senza attenuazione.

Questo gate permette il passaggio di impulsi rapidi (10 ns) da 0.5 a 10 V in modo lineare e senza attenuazioni. Il piedistallo che passa è  $\sim 0.5$  V. Anche l'ampiezza degli impulsi che non dovrebbero passare è di  $\sim 0.5$  V per impulsi d'ingresso di 10 V. Gli impulsi di gate debbono essere un poco maggiori, in ampiezza, di quelli che devono passare. Gli impulsi di gate possono durare da 15 a 100 ns o più. L'uscita veloce è fatta tramite un emitter follower. Vi è anche una uscita lenta e durata superiore ai 10  $\mu$ sec tale da poter essere mandata all'analizzatore multicanale Laben.

Lo schema del circuito completo dato in fig. 9; esso comprende anche la parte formatrice dell'impulso di gate. La parte veloce del gate può funzionare fino a frequenze di ripetizione di 8 Mc/s. (v. fig. 10 - 11 - 12 - 13)

#### Circuito di gate non lineare veloce.

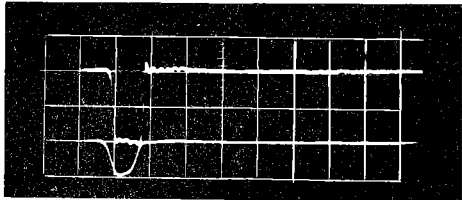
Anche per questo tipo di gate la soluzione più semplice è stata quella di usare dei diodi rapidi. (v. fig. 14).

I due diodi sono accesi. Gli impulsi che devono passare spengono il diodo di sinistra, ma la tensione ai capi dei 2.7 K non si muove apprezzabilmente. Quando però si spegne anche l'altro diodo sotto l'azione dell'impulso di gate, un segnale ampio quanto quello che deve passare, va ad accendere il transistor successivo dando un impulso come in fig. 15.

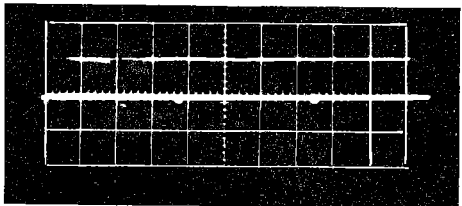
#### Circuito formatore d'impulso per gate lineare e gate non lineare

Anche per questo circuito sono state fatte diverse pro-





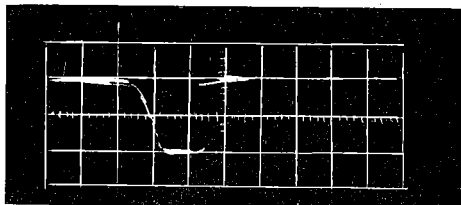
A = Impulso di apertura gate  
 50 nsec/cm - 5 V/cm  
 B = Impulso che deve passare



50 nsec/cm - 5 V/cm  
 C = Impulsi che passano  
 D = Impulsi residui  
 0.5  $\mu$ sec/cm - 5 V/cm

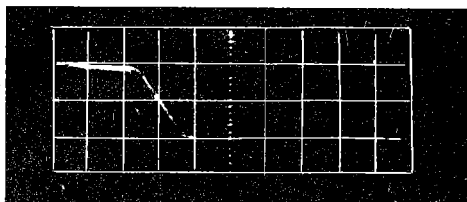
Foto fatte con Osc. Tektronix 581 con trigger interno

FIG. 10



A = Impulsi in uscita gate rapido con gate aperto per  
 ~15 nsec

10 nsec/cm - 5 V/cm

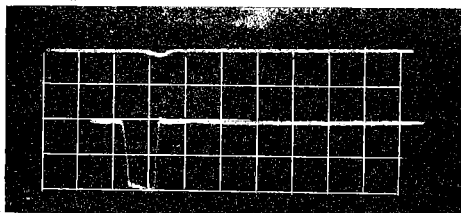


B = Con gate aperto per ~50 nsec

Foto fatte con Osc. Tektronix 581 con trigger interno

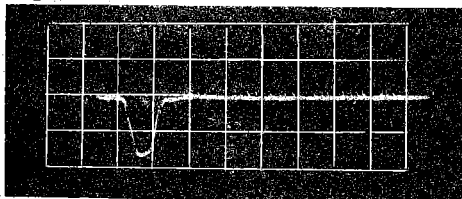
FIG. 11





A = Impulsi in uscita del gate  
 50nsec/cm - 5 V/cm  
 B = Impulso di apertura gate

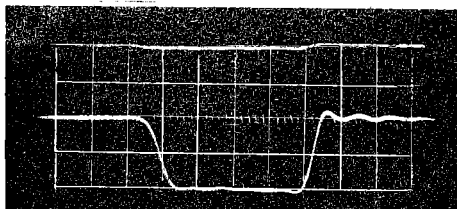
(con trigger esterno sincronizzato con gli impulsi in B)



50 nsec/cm - 5 V/cm  
 C = Impulso che deve passare

Foto fatte con Osc. Tektronix 581. Nelle misure fatte e nelle fotografie gli impulsi in C provengono da un impulsatore tipo EH della Research Laboratories Inc. e quelli in B sono sincronizzati su un altro generatore tipo EH.

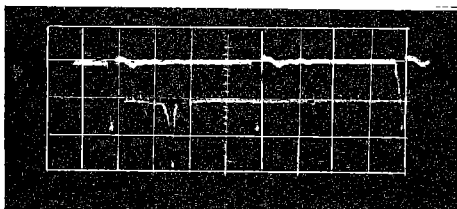
FIG. 12



A = Involuppo pacchetto impulsi  
 in uscita dal gate

B = Impulso di apertura gate

10 nsec/cm - 5 V/cm



50 nsec/cm - 5 V/cm

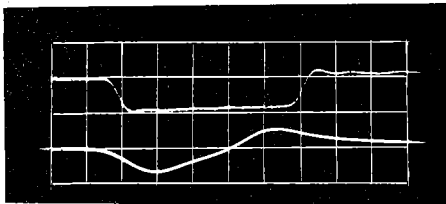
C = Impulso in ingresso

D = Impulsi dopo il gate

Foto fatte con Osc. Tektronix 581. Le foto A e B sono fatte con trigger esterno incronizzato sull'impulso di gate (gli impulsi da far passare sono indipendenti nel tempo dall'impulso di gate). Le foto C e D sono ottenute sincronizzando internamente.

FIG. 13

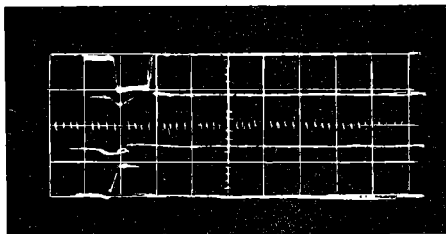




A = Impulso di apertura gate

B = Impulso che deve passare

10 nsec/cm - 5 V/cm



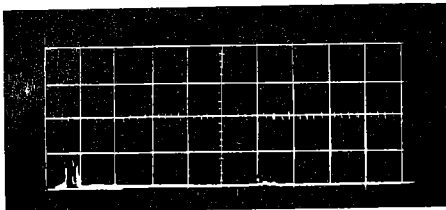
C = Impulso di apertura gate

D = Impulso che deve passare

E = Impulsi che passano visti subito dopo la coincidenza a diodi

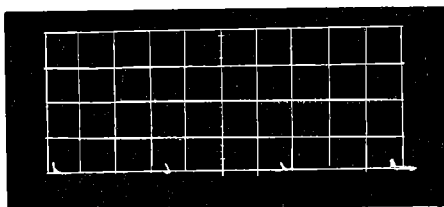
F = Impulso sul collettore del 2N769 d'uscita

50 nsec/cm - 5 V/cm



G = Impulsi in uscita del gate quando si ha coincidenza fra gli impulsi che devono passare e quelli di apertura gate

0.5  $\mu$ sec/cm - 5 V/cm



H = Impulsi spuri in uscita dovuti al segnale di gate in assenza degli impulsi che debbono passare

Foto fatte con Osc. Tektronix 581

FIG. 15

ve con univibratori convenzionali a transistor, a diodi tunnel, avalanche ecc. Il migliore risultato, sia nei riguardi della criticità all'ampiezza in ingresso, che nei riguardi della durata minima dell'impulso è stata fornita dal seguente circuito. (v. fig. 16). Si tratta di un flip-flop formatore d'impulso ottenuta con linea in corto circuito, seguito da uno stadio invertitore a saturare e da un emitter follower. Il flip-flop fatto con 2N709 funziona fino a frequenze di 20 Mc/s. Sotto l'azione della linea in c.c. si forma un impulso ampio  $\sim 2.5$  V della durata pari al doppio del ritardo caratteristico della linea. Tale durata può variare da 20 ns a 100 ns o più. Per il gate lineare occorrono impulsi negativi di 12 V quindi dopo il flip-flop si è usato un 2N1143 montato a spegnere, come nello schema della fig. 9; il diodo FD/100 serve a tagliare l'impulso a -12 V. Segue un emitter follower che fornirà il segnale di -12 V al circuito di gate, attraverso una bassa impedenza. Per il gate non lineare invece bastano -5 V; è stato quindi usato un 2N709 ad accendere e non è stato necessario usare lo emitter follower. Il flip-flop funziona anche con il + o il -5% della tensione normale d'alimentazione +5 V. (v. fig. 17)

Si devono affrontare ancora i circuiti di coincidenza veloce discriminata (esiste uno schema, Infante-Pandaresco-Rizzi, suscettibile di modifiche), e il circuito di coincidenza lenta (vedi n° 1 elenco richieste sperimentatori).

- Contemporaneamente ai lavori portati a termine sopra elencati, è stato effettuato il riordino degli schemi di circuiti per le esperienze (Dardini), ed un tabulato con caratteristiche dei transistor utilizzati presso i Laboratori di Frascati (Rizzi).

Amplificatore per deflessione verticale dell'oscillografo Tektronix 519.

Per incrementare la flessibilità dell'oscillografo Tek

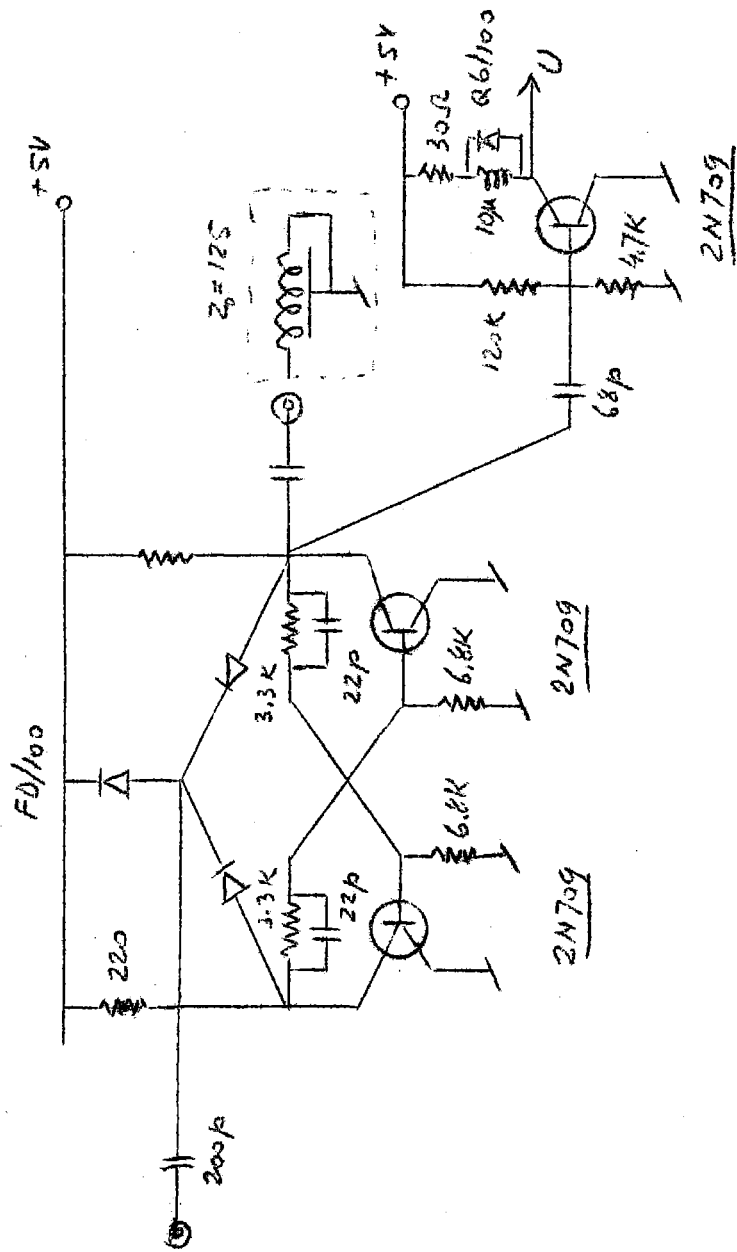
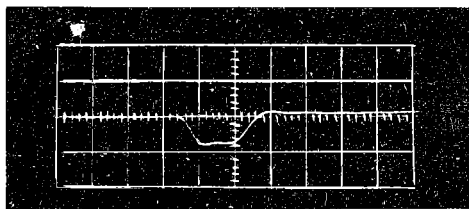
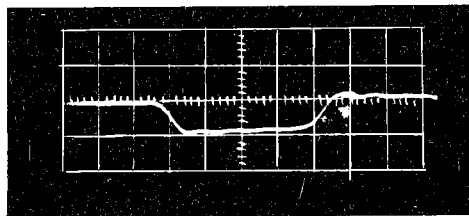


FIG. 16



A = Impulsi in uscita del  
2N709 (v. fig. 16)

10- nsec/cm - 5 V/cm



B = Impulsi in uscita del  
2N709 (v. fig. 16)

Foto fatte con Osc. Tektronix 581

FIG. 17

tronix 519 aumentandone la sensibilità verticale (che ora è circa 10 V/cm), pur contenendone il tempo di salita entro i 6 ns, si è costruito un amplificatore da montare sul carrello dell'oscillografo stesso. Il probe ad alta impedenza connesso all'ingresso di tale amplificatore è il P170CF (generalmente utilizzato assieme all'oscillografo Tektronix 517), che attenua di circa 1/2 e, senza testine attenuatrici, è lineare per impulsi all'ingresso di  $\pm 0.5$  Volt di picco. Per la realizzazione dello stadio amplificatore di potenza distribuita capace di fornire  $\pm 20$  volt lineari su 125 ohm, ed amplificazione  $> 25$ , si sono seguite due vie:

a) Si sono utilizzati due amplificatori distribuiti hp460B connessi assieme in modo tale da raddoppiare la potenza che uno solo di essi potrebbe erogare. Tale stadio amplifica circa 10 e viene fatto precedere da un preamplificatore hp460A. (v. fig. 18).

Gli adattamenti d'impedenza vengono eseguiti tramite trasformatori avvolti su nuclei rapidi Philips 102 - 208F - 125. In uscita si hanno  $\pm 15$  volt massimi lineari entro il 10% con un tempo di salita di circa 5,5 ns. Il tutto (probe + amplificatore 460A + 2 x 460B), amplifica circa 23. Pertanto, utilizzando i circuiti di cui sopra, la sensibilità verticale da 9.12 Volt/cm viene portata a 0,4 Volt/cm, mentre il tempo di salita passa da 0.23 ns a 5,5 ns; la costante di derivazione è tale da determinare un decremento della parte piana superiore dell'impulso del 10% in 150ns (v. figg. 19, 20, 21, 22, 23). Utilizzando le testine attenuatrici del probe P170CF si può attenuare del valore voluto l'ampiezza degli impulsi inviati all'amplificatore. L'alimentazione del probe P170 CF è fornita da un circuito costituito da un Nuvistor 7586 ed un rettificatore OA214.

b) Alternativamente è stato utilizzato un amplificatore di potenza distribuito a valvole EL86, di cui disponiamo di un

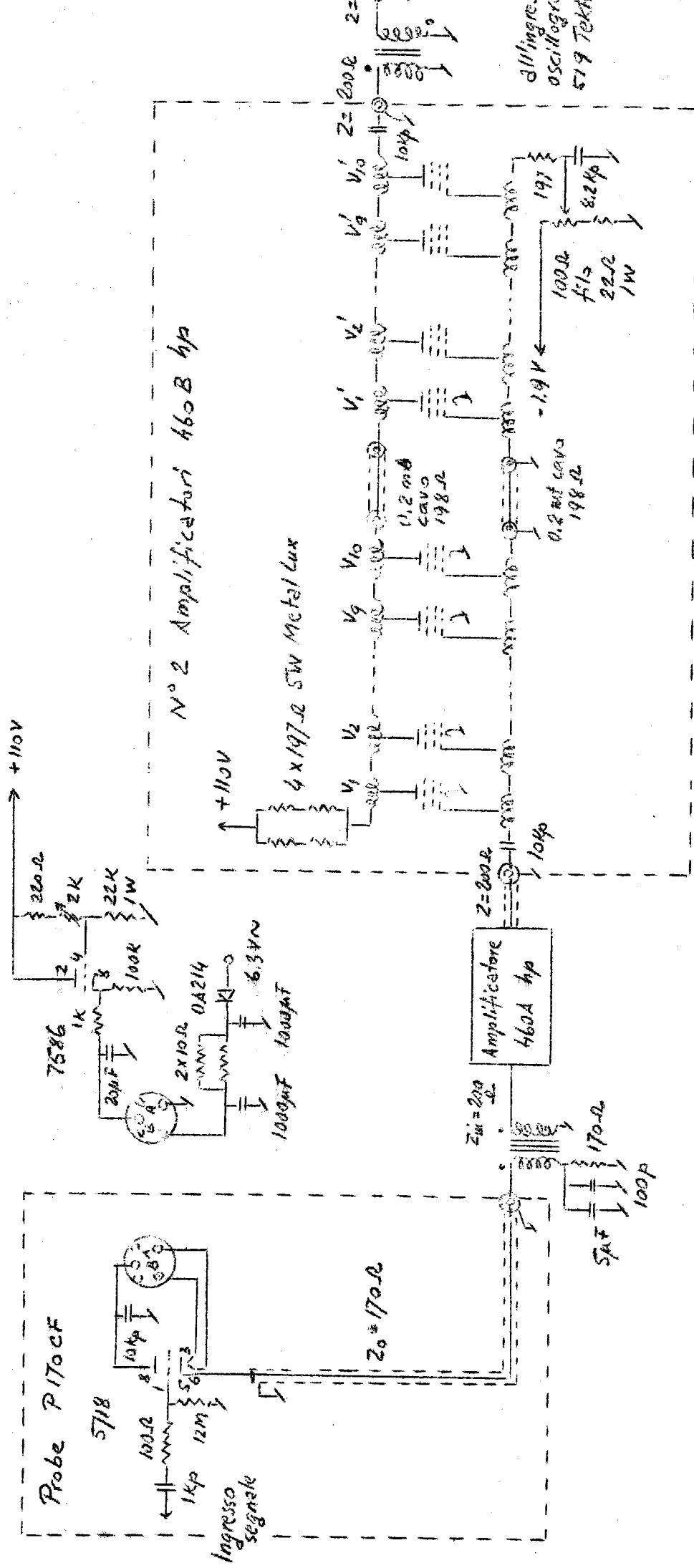
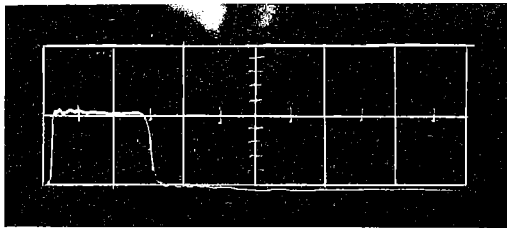


FIG. 18 - AMPLIFICATORE DISTRIBUITO CON INGRESSO A PROBE AD ALTA IMPEDENZA PER OSCILLOGRAFO TEXTRONIX 579.



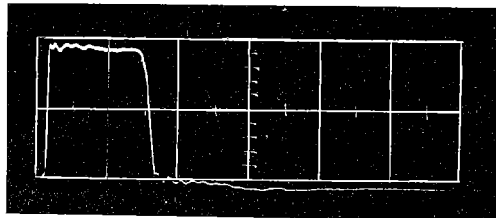


orizz. = 50 nsec/cm

vert. = 0.4 V/cm

Impulso di ampiezza 0.4 V osservate in uscita dell'amplificatore

FIG. 19

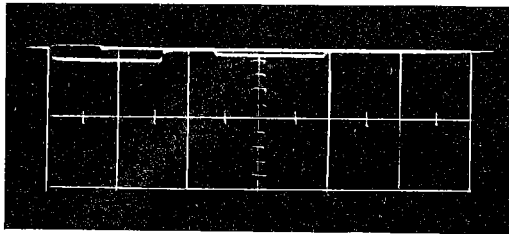


orizz. = 50 nsec/cm

vert. = 0.4 V/cm

Impulso all'uscita dell'amplificatore per ingresso di ampiezza doppia di quello della fig. 19

FIG. 20

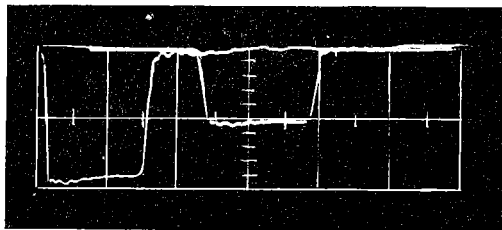


orizz. = 50 nsec/cm

vert. = 9.12 V/cm

Impulsi di ampiezza 0.4 e 0.8 volt osservati tramite connessione diretta all'oscillografo Tektronix 519

FIG. 21

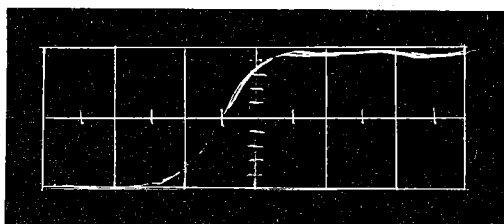


orizz. = 50 nsec/cm

vert. = 0.4 V/cm

Gli stessi impulsi della fig. 21 osservati dopo l'amplificatore

FIG. 22



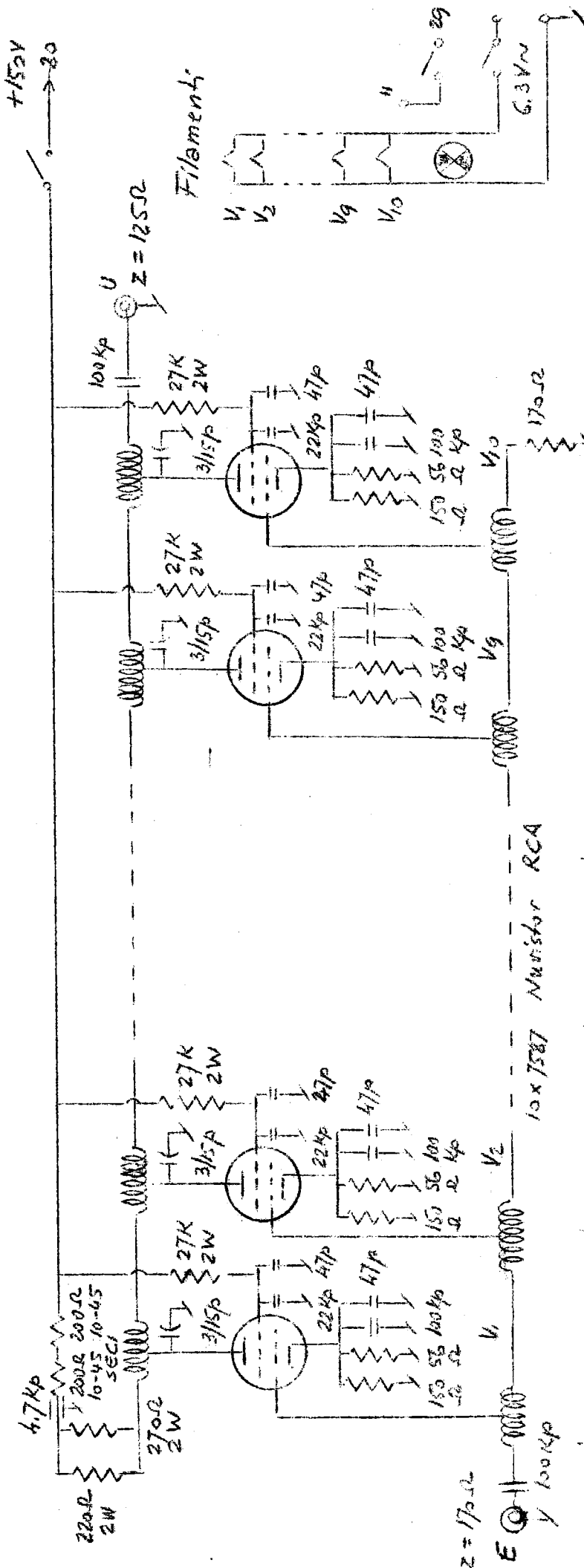
orizz.  $\approx$  5 nsec/cm

vert. = 0.4 V/cm

Tempo di salita di un impulso ampio 0.8 volt osservato in uscita dell'amplificatore

FIG. 23

prototipo (vedi nota interna n° 49 - LNF 60/39), che amplifica circa 4 o che però ha tempo di salita circa 6 ns ed inoltre de nota alcuni disadattamenti. È prevista una ulteriore versione migliorata di tale amplificatore di potenza. Anche questo stadio verrà fatto precedere da un amplificatore distribuito già costruito utilizzando dei Nuvistor 7587 su pannello modulare da 2 unità. Tale stadio, denominato AD102 amplifica circa 5, ha tempo di salita 3.8 ns,  $Z_{in} = 170 \Omega$  e  $Z_u = 125 \Omega$ . Lo schema è riportato in fig. 24.



Filamenti:

linea grille

$L_{g1} \div L_{g10} = N^2 = 10$  spire, passo 1mm,  $\phi 6$ mm

linea placche

$L_{p1} \div L_{p10} = N^2 = 7$  spire, passo 1mm,  $\phi 6$ mm

supporto plexiglass

supporto plexiglass

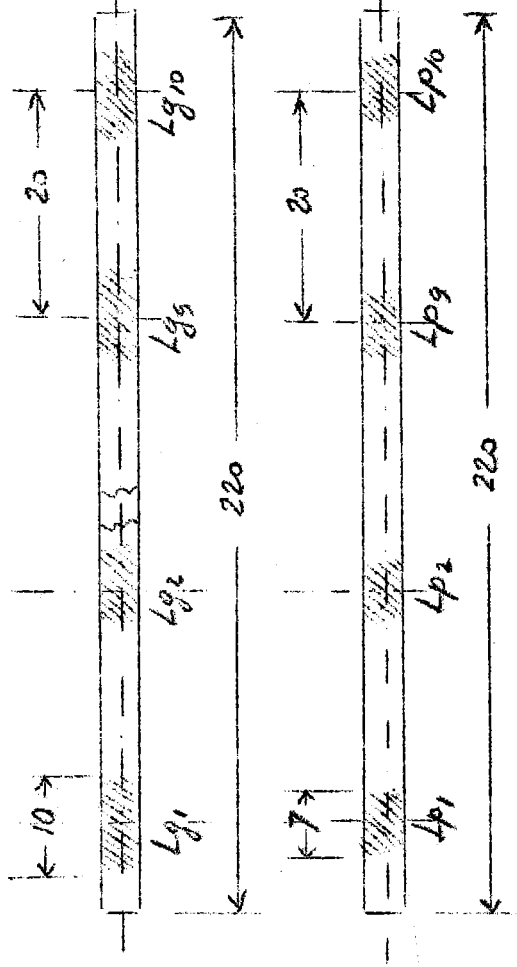


FIG. 24 - AMPLIFICATORE DISTRIBUITO AD102